

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-183611

(43)Date of publication of application : 30.06.2000

(51)Int.Cl.

H01P 5/08

(21)Application number : 10-361453

(71)Applicant : KYOCERA CORP

(22)Date of filing : 18.12.1998

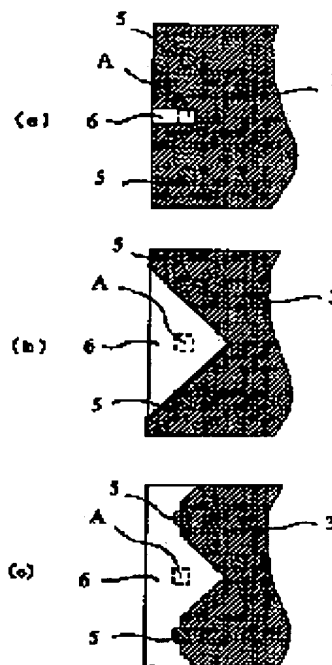
(72)Inventor : KORIYAMA SHINICHI
KITAZAWA KENJI
NANJYOU HIDEHIRO

(54) STRUCTURE OF CONNECTION TERMINAL

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a structure for a connection terminal where a transmission loss of a high-frequency signal at a connection part is reduced in the case of connecting a wiring board provided with a high-frequency transmission line having signal conductor and a ground layer onto a dielectric board with an external circuit board.

SOLUTION: This structure for a connection terminal is configured, such that a couple of ground conductors are formed to both sides of ends of a signal conductor at an end of a high-frequency transmission line provided with the signal conductor formed on a front side of a dielectric board and with a ground layer 3 formed in the inside or on a rear side of the dielectric board in parallel with the signal conductor. A couple of the ground conductors and ground layer 3 are connected by a connection conductor 5 formed to be penetrated through the dielectric board and a region of the ground layer 3, that is clamped at least by the connection conductors 5 and facing the signal conductor, is used for a non-ground layer forming region 6 and this region 6 is formed gradually spread toward a termination part of the signal conductor.



LEGAL STATUS

[Date of request for examination] 16.06.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3046287

[Date of registration] 17.03.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 1)

(11)特許番号

特許第3046287号
(P3046287)

(45)発行日 平成12年5月29日(2000.5.29)

(24)登録日 平成12年3月17日(2000.3.17)

(51)Int.Cl.⁷

識別記号

F I

H 0 1 P 5/08
3/08

H 0 1 P 5/08
3/08

L

請求項の数3(全 8 頁)

(21)出願番号

特願平10-361453

(22)出願日

平成10年12月18日(1998.12.18)

審査請求日

平成11年6月16日(1999.6.16)

(73)特許権者 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72)発明者 郡山 慎一

鹿児島県国分市山下町1番4号 京セラ
株式会社総合研究所内

(72)発明者 北澤 謙治

鹿児島県国分市山下町1番4号 京セラ
株式会社総合研究所内

(72)発明者 南上 英博

鹿児島県国分市山下町1番4号 京セラ
株式会社総合研究所内

審査官 富澤 哲生

最終頁に続く

(54)【発明の名称】 接続端子構造

1

(57)【特許請求の範囲】

【請求項1】誘電体基板の表面に形成され且つ終端部を有する信号導体と、該誘電体基板の内部あるいは裏面に前記信号導体と平行に形成されたグラウンド層を具備し、前記誘電体基板表面の前記信号導体終端部の両側に一對のグラウンド導体を形成してなる、外部回路基板と接続するための接続端子構造において、前記一對のグラウンド導体と前記グラウンド層とを前記誘電体基板を貫通して形成された一對の接続導体によってそれぞれ接続するとともに、前記グラウンド層形成面の、少なくとも前記一對の接続導体に挟まれ、且つ前記信号導体と対向する領域を非グラウンド層形成領域としたことを特徴とする接続端子構造。

【請求項2】前記非グラウンド層形成領域が、前記グラウンド層形成面の、少なくとも前記一對の接続導体間に位置

2

し且つ前記信号導体と対向する領域から前記信号導体の終端部に対向する領域まで延びていることを特徴とする請求項1記載の接続端子構造。

【請求項3】前記非グラウンド層形成領域が、前記グラウンド層形成面の、少なくとも前記一對の接続導体間に位置し且つ前記信号導体と対向する領域から前記信号導体の終端部に向けて徐々に広がるように形成されてなる請求項2記載の接続端子構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、信号導体と、その信号導体と平行して形成されたグラウンド層を具備するマイクロストリップ線路やグラウンド付きコプレーナ線路を有する配線基板に適用される接続端子構造に関するもので、特に、マイクロ波帯からミリ波帯領域の高周波用半

導体素子を収納あるいは搭載するのに好適な半導体素子収納用パッケージあるいは多層配線基板等の配線基板を、高周波信号の伝送損失を低減して外部回路と接続するのに適した接続端子構造に関するものである。

【0002】

【従来の技術】近年、高度情報化時代を迎え、情報伝達に用いられる電波は1〜30GHzのマイクロ波領域から、更に30〜300GHzのミリ波領域の周波数まで活用することが検討されており、例えば、オフィス内高速無線データ通信システム（無線LAN）のようなミリ波の電波を用いた応用システムも提案されるようになっている。

【0003】かかる応用システム等に用いられる高周波用半導体素子（以下、単に高周波素子という）を収納あるいは搭載する配線基板には、従来、高周波信号の伝送損失を小さく抑えるために金属製枠体にセラミック製高周波用接続端子を接合したいわゆるメタルパッケージが用いられている。図7は、従来のメタルパッケージに高周波素子を収納して外部回路基板に実装した実装構造を示す平面図（a）とその断面図（b）である。なお図7（a）では蓋体は省略した。図7によれば、金属製の基板31および蓋体32からなるメタルパッケージ33の一部に、セラミック基板34に信号導体35を形成した接続端子36が取り付けられており、信号導体35は、メタルパッケージ33内に搭載された高周波素子37とリボンなどによって電気的に接続されている。そして、メタルパッケージ33は、ベース基板38の表面にネジ39等によって固定され、ベース基板38の表面において、誘電体基板40の表面に信号導体41が形成された回路基板42とは、接続端子36の信号導体35とリボンやワイヤ等によって電気的に接続されている。

【0004】このようなメタルパッケージにおいては、その組み立てが複雑であることから、モジュール製造時の量産性及び低コスト化に問題があった。

【0005】このような問題を解消するために、誘電体基板内部をスルーホール導体等を用いて信号線路をパッケージの裏面に引出して接続端子を形成し、半田リフローによって外部回路基板の線路に表面実装することが提案されている。

【0006】図8は、このようなスルーホール導体を用いた高周波パッケージの概略を説明するための図である。この図8によれば、概略断面図（a）に示すように、誘電体基板51と蓋体52からなるキャビティ内に高周波素子53が収納されており、また、誘電体基板51の表面には一端が高周波素子53とリボンなどにより接続された信号導体54が形成され、また、誘電体基板51の内部には、図8（b）に示すようなパターンのグラウンド層55が形成されている。

【0007】そして、信号導体54の他端は、誘電体基板51を貫通し、グラウンド層55に接触することなく形

成されたスルーホール導体56によって誘電体基板51の裏面に導出され、誘電体基板51の裏面に形成された信号導体57と電気的に接続されている。

【0008】誘電体基板51の裏面においては、図8（c）に示すように、信号導体57の端部の両側に一对のグラウンド導体58が設けられており、このグラウンド導体58は、ビアホール導体59によって誘電体内部のグラウンド層55と電気的に接続されている。

【0009】一方、このパッケージを実装する外部回路基板60においては、その内部にグラウンド層61が形成されており、その表面には、信号導体62が形成され、パッケージとの接続においては、その両側にグラウンド導体63が形成されており、グラウンド層61とビアホール導体64によってそれぞれ電気的に接続されている。

【0010】そして、上記パッケージは、外部回路基板60に対して、半田65によって、信号導体57と62、グラウンド導体58と63同士をそれぞれ電気的に接続することにより実装される。かかる構造においては、図7のメタルパッケージに比較してパッケージと外部回路基板との機械的接続と電気的接続をリフローで一括して行うことが可能で、モジュール製造時の量産性向上及び低コスト化が可能である。

【0011】

【発明が解決しようとする課題】しかしながら、上記図8のパッケージ構造において誘電体基板51の裏面に形成された信号導体57とその両側に形成された一对のグラウンド導体58を具備する接続端子構造においては、その接続部の特性は、伝送信号の周波数が77GHzと非常に高い場合には、実装構造において高周波信号の伝送損失が大きくなったり、場合によっては、信号の伝送自体が困難になるという場合があった。

【0012】従って、本発明は、誘電体基板に対して信号導体とグラウンド層を具備する高周波伝送線路が設けられた配線基板を外部回路基板と接続するに際して、接続部における高周波信号の伝送損失を低減した接続端子構造を提供することにある。

【0013】

【課題を解決するための手段】本発明者等は、前記課題に鑑み高周波信号の特性劣化を発生することなく外部回路基板との接続が可能となる接続端子構造について検討を重ねた結果、接続部における高周波信号損失の一因が、接続端子側のグラウンド層と外部回路基板側のグラウンド層との重なりによる並行平板モードでの放射損であることを見だし、この放射損が接続端子側の信号導体に対向するグラウンド層の特定箇所を削除することにより、接続端子側のグラウンド層と外部回路グラウンド層との重なりを小さくし接続部における放射損を低減できることを見だし本発明に至った。

【0014】即ち、本発明の接続端子構造は、誘電体基板の表面に形成され且つ終端部を有する信号導体と、該

5

誘電体基板の内部あるいは裏面に前記信号導体と平行に形成されたグラウンド層を具備し、前記誘電体基板表面の前記信号導体終端部の両側に一對のグラウンド導体を形成してなる、外部回路基板と接続するための接続端子構造において、前記一對のグラウンド導体と前記グラウンド層とを前記誘電体基板を貫通して形成された一對の接続導体によってそれぞれ接続するとともに、前記グラウンド層形成面の、少なくとも前記一對の接続導体に挟まれ、且つ前記信号導体と対向する領域を非グラウンド層形成領域としたことを特徴とするものである。

【0015】なお、上記構造において、前記非グラウンド層形成領域が、前記グラウンド層形成面の、少なくとも前記一對の接続導体間に位置し且つ前記信号導体と対向する領域から前記信号導体の終端部に対向する領域まで延びていること、さらには、前記非グラウンド層形成領域が、前記グラウンド層形成面の、少なくとも前記一對の接続導体間に位置し且つ前記信号導体と対向する領域から前記信号導体の終端部に向けて徐々に広がるように形成されてなることが望ましい。

【0016】

【作用】本発明によれば、上記のように誘電体基板の表面に形成され且つ終端部を有する信号導体と、該誘電体基板の内部あるいは裏面に前記信号導体と平行に形成されたグラウンド層を具備し、前記誘電体基板表面の前記信号導体終端部の両側に一對のグラウンド導体を形成してなる接続端子構造において、前記信号導体に対向する前記グラウンド層の特定の一部を削除することにより、外部回路基板への接続時に前記配線基板のグラウンド層と前記外部回路基板のグラウンド層との重なりが小さくなり、2つのグラウンド層が重なることにより生じる並行平板モードが発生しにくくなるために接続部での放射が小さくなり必要な高周波信号を通過伝送することが可能となる。

【0017】また、表面実装を行うためには同一平面で信号導体とグラウンド導体を接続する必要があるため、接続部ではコプレーナ線路同士の接続形態にする必要がある。配線基板の接続端子部で信号導体に対向するグラウンド層の一部を削除することにより、信号導体とグラウンド層との結合を小さくして、信号の電磁界分布をマイクロストリップ線路の電磁界に近い分布からコプレーナ線路の電磁界に近い分布に変更することが可能になり、電磁界分布の変化による信号の反射を低減する効果もある。

【0018】

【発明の実施の形態】本発明の接続端子構造を図面に基づき詳述する。図1は、本発明の接続端子構造の一例を説明するための概略断面図(a)、表面のパターン図(b)およびグラウンド層のパターン図(c)である。

【0019】図1において、本発明の接続端子構造によれば、誘電体基板1の表面に信号導体2が形成され、また、誘電体基板1の裏面あるいは内部には、信号導体2と平行にグラウンド層3が形成されており、かかる信号導

6

体2およびグラウンド層3によってマイクロストリップ線路構造の高周波伝送線路が形成されている。

【0020】そして、この伝送線路の終端部には、外部回路基板と接続するための接続端子部が形成されている。本発明においては、この接続端子部において、誘電体基板1表面の信号導体2の終端部の両側には一對のグラウンド導体4が設けられており、このグラウンド導体4は、接続導体としてビアホール導体5によって誘電体基板1内部のグラウンド層3と電気的に接続されている。

10 【0021】本発明によれば、誘電体基板1の裏面あるいは内部に形成されたグラウンド層3において、一對のビアホール導体5によって挟まれ、且つ信号導体2と対向する領域Aを非グラウンド層形成領域6とすることが重要である。

【0022】このようにグラウンド層3に対して上記の領域Aを非グラウンド層形成領域6とすることにより、この接続端子構造をもって外部回路基板に表面実装した場合に、接続部におけるグラウンド層3と外部回路基板のグラウンド層との重なりが小さくなり、2つの導体層が重なることにより生じる並行平板モードが発生しにくくなるために接続部での放射が小さくなり、必要な高周波信号を通過伝送することが可能となる。

20 【0023】また、本発明によれば、この非グラウンド層形成領域は、領域Aを含む領域に形成されていればよく、例えば、図2(a)に示すように、グラウンド層3の領域Aを非グラウンド層形成領域6とすることに加え、前記領域Aから信号導体2の終端部に対向する領域Aのみならず、さらには、領域Aから、誘電体基板1の端面までの領域を非グラウンド層形成領域6とすることによって、さらに伝送損失を低減することができる。

30 【0024】さらには、図2(b)に示すように、前記領域Aを含み、前記信号導体の終端部に向けて、連続的にあるいは段階的に徐々に広がるように形成されてなることが望ましい。このように、非グラウンド層形成領域6を略V字状に形成することにより、外部回路基板との接続時の配線基板のグラウンド層と外部回路基板のグラウンド層との重なりを更に小さくでき、かつ、高周波伝送線路から接続部までの電磁界分布の変化をスムーズにして、放射や反射を低減できる。

40 【0025】またさらに、図2(c)に示すように、非グラウンド層形成領域6をグラウンド層3のスルーホール導体5、5に挟まれた領域のみならず、スルーホール導体5の外側の領域を前記信号導体の終端部に向けて、連続的にあるいは段階的に徐々に広がるように形成することにより、接続部で放射が起こったとしても、それが周辺方向に伝送せず、結果として放射損を低減できる。

【0026】なお、図1及び図2の例では、グラウンド導体4とグラウンド層3とをスルーホール導体5によって接続した構造について説明したが、グラウンド導体4とグラウンド層3との接続は、スルーホール導体5に代えて、図

50

3に示すように、誘電体基板1の端面に形成された導体帯(キャスタレーション)5'などによって形成することもできる。

【0027】次に、本発明の接続端子構造を具備する配線基板として、高周波素子を搭載したパッケージについて説明する。このパッケージ7は、図4の概略断面図

(a)に示すように、誘電体基板8と蓋体9からなるキャビティ内に高周波素子10が収納されており、また、誘電体基板8の表面には図4の蓋体9を除いた平面図

(b)に示すように、一端が高周波素子10とリボンなどにより接続された信号導体11が形成されている。また、誘電体基板8の内部には、図4(c)のパターン図に示すようなグラウンド層12が形成されている。この信号導体11とグラウンド層12によってマイクロストリップ線路構造の高周波伝送線路を形成している。

【0028】そして、信号導体11の高周波素子10と接続された一端とは反対側の他端は、誘電体基板8を貫通し、グラウンド層12に接触することなく形成されたスルーホール導体13によって誘電体基板8の裏面に導出され、誘電体基板8の裏面に形成された信号導体14と電気的に接続されている。また、この信号導体14とグラウンド層12によってマイクロストリップ線路構造の高周波伝送線路を形成している。

【0029】誘電体基板8の裏面においては、図4(d)のパターン図に示すように、信号導体14の端部の両側に一对のグラウンド導体15が設けられており、このグラウンド導体15は、ビアホール導体16によって誘電体基板8内部のグラウンド層12と電気的に接続されている。

【0030】そして、かかるパッケージ7においては、図1および図2で説明したように、グラウンド層12に対しては、一对のビアホール導体16によって挟まれ、且つ信号導体14と対向する領域を含む略W字状の非グラウンド層形成領域17が形成されている。

【0031】一方、パッケージ7を実装する外部回路基板18においては、図1(a)の概略断面図および外部回路基板18表面のパターン図を示す図5(a)に示されるように、その表面には、信号導体19が形成され、その内部にグラウンド層20が形成されており、パッケージ7と接続するための接続端子構造として、信号導体19の両側に一对のグラウンド導体21が形成されており、グラウンド導体21はそれぞれグラウンド層20とビアホール導体22によって電気的に接続されている。

【0032】そして、外部回路基板18においても、同様な理由から、上記接続端子構造が、図1乃至図3で説明したものと同様な接続端子構造からなることが望ましい。従って、この外部回路基板18においても、グラウンド層20に対しても、図5(b)のグラウンド層20のパターン図に示すように、一对のビアホール導体22によって挟まれ、且つ信号導体19と対向する領域を含む略

W字状の非グラウンド層形成領域23が形成されている。

【0033】そして、上記パッケージ7は、図4に示すように、図5の外部回路基板18に対して、半田24によってパッケージ7の信号導体14と外部回路基板18の信号導体19と、また、パッケージ7のグラウンド導体15と外部回路基板18のグラウンド導体21同士をそれぞれ電気的に接続することにより実装される。

【0034】かかる実装構造において、パッケージ7と外部回路基板18の互いの接続端子を本発明の端子構造によって構成することにより、実装時の両者のグラウンド層の重なりは最も小さくなり、接続部での放射抑制効果が最も顕著に現われ、伝送損失を抑制した実装構造を提供できる。

【0035】なお、図4のパッケージ7において、信号導体11と信号導体14との接続は、スルーホール導体13によるものであるが、信号導体11と信号導体14との接続は、これに限定されるものではなく、例えば、グラウンド層12にスロット孔を形成し、このスロット孔を介して各信号導体11、14の端部を対峙させることにより、両導体を電磁的に接続することも可能である。

【0036】また、本発明の接続端子構造は、少なくとも信号導体とグラウンド層を具備する高周波伝送線路に対して適用でき、図1乃至図5に示したようなマイクロストリップ線路のみならず、グラウンド付きコプレーナ線路に対しても適用することができる。

【0037】

【実施例】本発明の接続端子構造の伝送特性を測定した。測定に用いた評価用配線基板の構造を図6に示した。この評価用配線基板24は、誘電体基板25の裏面に、図6(a)に示すように、信号導体26が形成され、その両端部の両側には、グラウンド導体27が形成され、グラウンド導体27と誘電体を介して対向する面に形成されたグラウンド層28とスルーホール導体29によって電気的に接続されている。そして、グラウンド層28の接続端子と対向する部分には、図2(c)で説明したように、略W字状の端部形状を有する非グラウンド層形成領域30が形成された構造からなる。

【0038】この評価用配線基板24を図5のグラウンド層の端部に非グラウンド層形成領域を形成した外部回路基板18、あるいはグラウンド層の端部に非グラウンド層形成領域を形成していない外部回路基板に実装した構造を形成し、外部回路基板18における評価用配線基板24を介した両マイクロストリップ線路間の77GHzにおける伝送特性を測定した。

【0039】また、比較例として、評価用配線基板として、図6の評価用配線基板において、グラウンド層28の端部に非グラウンド層形成領域を形成しない配線基板を作製して、同様に測定した。

【0040】なお、評価用配線基板は、誘電率8.9のアルミナ基板によって形成し、信号導体、グラウンド層、

グラウンド導体、スルーホール導体は、いずれもタングステンメタライズによって同時焼成により、形成した。また、外部回路基板としては、同様に誘電率8.9のアルミナ基板によって形成し、信号導体、グラウンド層、グラウンド導体、スルーホール導体は、いずれもタングステン*

*メタライズによって形成し、表面に露出している信号導体、グラウンド層には金メッキを施した。

【0041】

【表1】

試料 No.	配線基板 非グラウンド層形成 領域の有無	外部回路基板 非グラウンド層形成 領域の有無	挿入損失 (dB)	反 射 (dB)
* 1	なし	なし	11.8	-4.1
2	あり	なし	3.8	-9.9
3	あり	あり	2.9	-18.0

*印は、本発明の試料範囲外を示す。

【0042】表1の結果から明らかなように、グラウンド層の一部を削除することにより、挿入損失、反射が低減されることがわかる。

【0043】

【発明の効果】以上詳述した通り、本発明の接続端子によれば、誘電体基板表面に信号導体と、誘電体基板の内部あるいは裏面にグラウンド層を具備するマイクロストリップ線路あるいはグラウンド付きコプレーナ線路等を有する配線基板において、端子部の信号導体の両側にグラウンド導体を形成し、グラウンド導体とグラウンド層を接続し、信号導体に対向するグラウンド層の一部を削除することにより、外部回路との接続部における高周波信号の伝送損失を低減できる。

【図面の簡単な説明】

【図1】本発明の接続端子構造の一例を説明するための（a）概略断面図、（b）表面のパターン図および（c）グラウンド層のパターン図である。

【図2】（a）（b）（c）は、いずれも本発明の接続端子構造における好適例におけるグラウンド層のパターンを示す図である。

【図3】本発明の接続端子構造の他の例におけるグラウンド層のパターン図である。

【図4】本発明の接続端子構造を適用したパッケージの構造を説明するための（a）概略断面図、（b）誘電体基板表面の平面図、（c）グラウンド層のパターン図、（d）および誘電体基板裏面のパターン図を示す。

【図5】図4のパッケージを実装する外部回路基板の構造を説明するための（a）基板表面のパターン図、（b）グラウンド層のパターン図を示す。

【図6】評価用配線基板の構造を説明するための（a）基板裏面のパターン図、（b）グラウンド層のパターン図

を示す。

【図7】従来のメタルパッケージの構造を説明するための（a）平面図、（b）断面図を示す。

【図8】従来の表面実装型高周波用パッケージの構造を説明するための（a）概略断面図、（b）グラウンド層のパターン図、（c）誘電体基板裏面のパターン図、（d）パッケージを実装する外部回路基板のパターン図である。

【符号の説明】

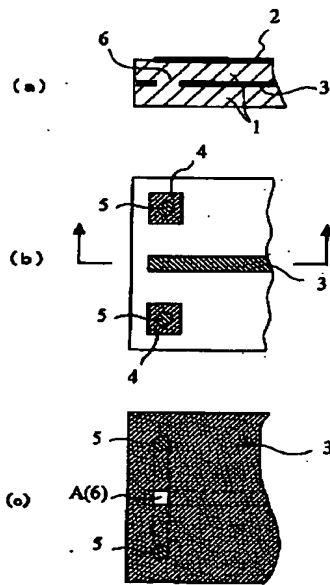
- 1 誘電体基板
- 2 信号導体
- 3 グラウンド層
- 4 グラウンド導体
- 5 ピアホール導体（接続導体）
- 6 非グラウンド層形成領域

【要約】

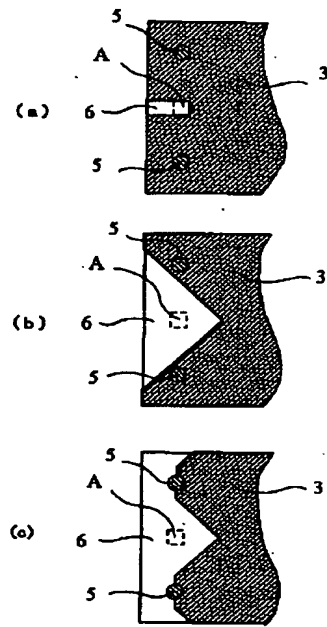
【課題】誘電体基板に対して信号導体とグラウンド層を具備する高周波伝送線路が設けられた配線基板を外部回路基板と接続するに際して、接続部における高周波信号の伝送損失を低減した接続端子構造を提供する。

【解決手段】誘電体基板1の表面に形成された信号導体2と、誘電体基板1の内部あるいは裏面に信号導体2と平行に形成されたグラウンド層3を具備する高周波伝送線路の端部において信号導体2の端部の両側に一对のグラウンド導体4が形成されてなる接続端子構造において、一对のグラウンド導体4とグラウンド層3とを誘電体基板1を貫通するように形成された接続導体5によって接続するとともに、グラウンド層3の少なくとも接続導体5に挟まれ、且つ信号導体2と対向する領域を非グラウンド層形成領域6とし、特にこの領域6を信号導体2の終端部に向けて徐々に広がるように形成する。

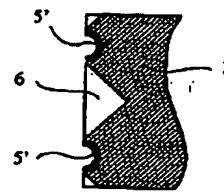
【図1】



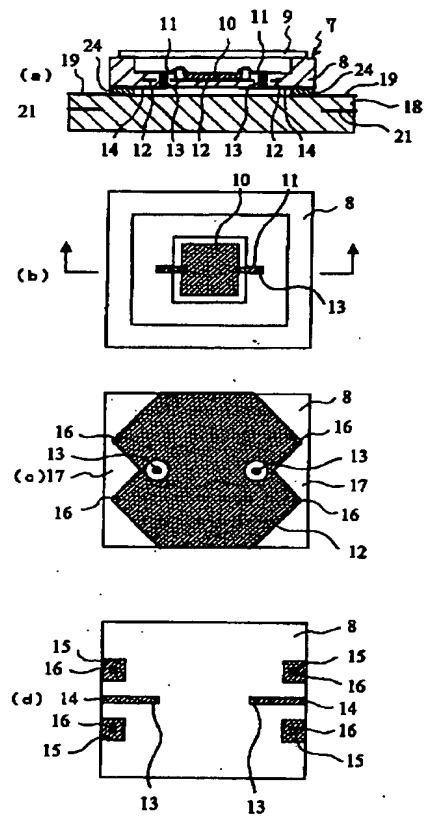
【図2】



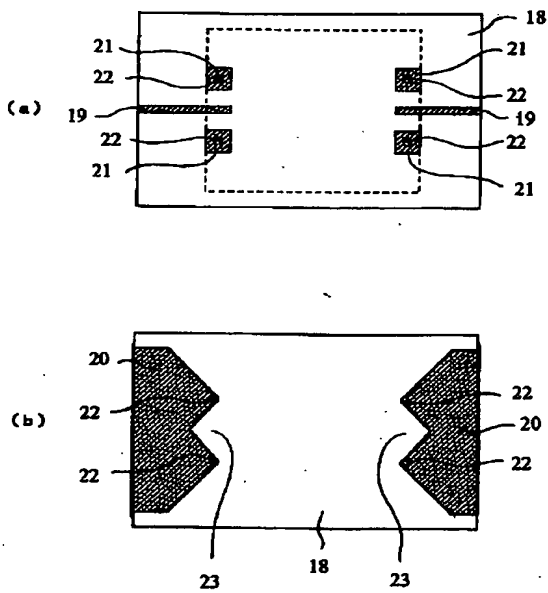
【図3】



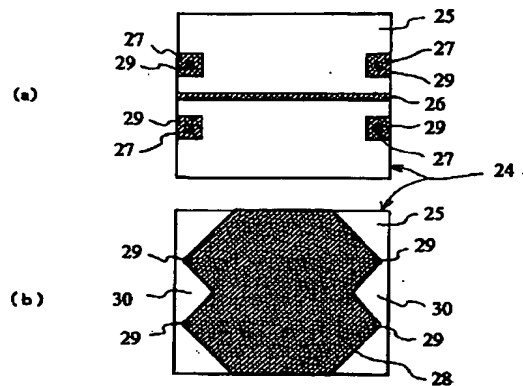
【図4】



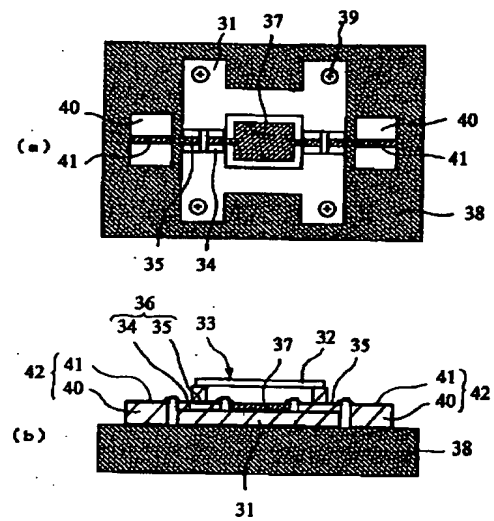
【図5】



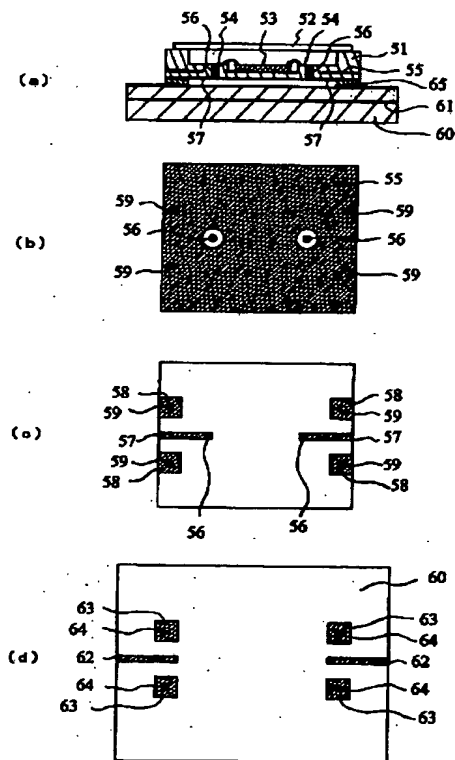
【図6】



【図7】



【図8】



フロントページの続き

- (56)参考文献 特開 昭62-53509 (J P, A)
 特開 平4-336702 (J P, A)
 特開 平4-212440 (J P, A)
 特開 平2-98155 (J P, A)

(58)調査した分野(Int.Cl.⁷, DB名)

H01P 1/00 - 1/08

H01P 3/00 - 3/20

H01P 5/02

H01P 5/08